

Lcd device

Patent Number: ☐ US2002135552
Publication date: 2002-09-26
Inventor(s): KAMIYA TAKEO (JP); YASUI MASARU (JP)
Applicant(s):
Requested Patent: ☐ JP2001188499
Application Number: US20010914391 20010827
Priority Number(s): JP19990373156 19991228
IPC Classification: G09G3/36
EC Classification: G09G3/36C14A
Equivalents: ☐ EP1163655 (WO0148731), TW498300, ☐ WO0148731

Abstract

The device has an LCD panel 6, a digital circuit 1 and an analog circuit 2 which generate display signals to be supplied to the LCD panel 6, and has functions of normal mode and stand-by mode in a status where electric power is supplied from a power source 5. In the normal mode, a multivalued display signal which can represent gradation levels is generated and supplied to the LCD panel 6, while in the stand-by mode, a binary display signal which does not represent gradation levels is generated and supplied to the LCD panel 6

Data supplied from the esp@cenet database - I2

Best Available Copy

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-188499

(P2001-188499A)

(43)公開日 平成13年7月10日(2001.7.10)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト*(参考)
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 B 2 H 0 9 3
	6 4 1		6 4 1 Z 5 C 0 0 6
G 0 2 F 1/133	5 0 5	G 0 2 F 1/133	5 0 5 5 C 0 8 0
G 0 9 G 3/36		G 0 9 G 3/36	

審査請求 未請求 請求項の数7 O L (全 6 頁)

(21)出願番号 特願平11-373156

(22)出願日 平成11年12月28日(1999.12.28)

(71)出願人 590000248

コーニンクレッカ フィリップス エレク
トロニクス エヌ ヴィ

Koninklijke Philips
Electronics N. V.

オランダ国 5621 ペーアー アイन्द
フェン フルーネヴァウツウェッハ 1

(72)発明者 神谷 長生

兵庫県神戸市西区高塚台4丁目3番1 ホ
シデン・フィリップス・ディスプレイ株式
会社内

(74)代理人 100087789

弁理士 津軽 進

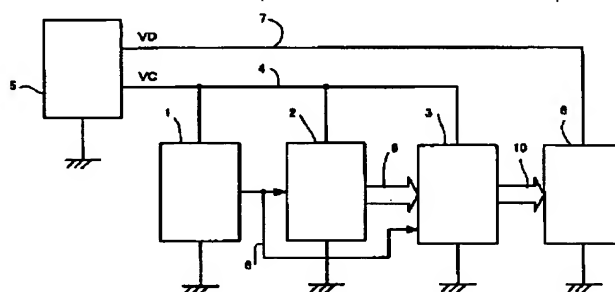
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】 スタンバイモードにおけるより以上の電力削減を図ることができ、かつ必要最小限の表示をし得る表示装置を提供する。

【解決手段】 L C Dパネル6と、このL C Dパネル6に出力する表示信号を生成するデジタル回路1及びアナログ回路2を表示制御手段として備え、電源部5から電力が供給されている状態において、通常モードとスタンバイモードの機能を具備しており、通常モードにおいては階調を表示し得る多値の表示信号を生成してL C Dパネル6に出力し、スタンバイモードにおいては階調を表示しない2値の表示信号を生成してL C Dパネル6に出力する。



【特許請求の範囲】

【請求項 1】 表示部と、この表示部に出力する表示信号を生成する表示制御手段とを備え、電源から電力が供給されている状態において、通常モードとスタンバイモードの機能を具備する表示装置であって、前記表示制御手段は、前記通常モードにおいては階調を表示し得る多値の表示信号を生成し、前記スタンバイモードにおいては階調を表示しない 2 値の表示信号を生成することを特徴とする表示装置。

【請求項 2】 前記表示制御手段は、前記多値の表示信号を生成する第 1 の回路と前記 2 値の表示信号を生成する第 2 の回路とを有し、前記スタンバイモードにおいては、前記第 1 の回路への電力の供給を停止し前記第 2 の回路によって生成された前記 2 値の表示信号を前記表示部に出力することを特徴とする請求項 1 記載の表示装置。

【請求項 3】 前記第 1 の回路は、複数ビットのデジタル信号をアナログ信号に変換する回路を含むことを特徴とする請求項 2 記載の表示装置。

【請求項 4】 前記第 1 の回路は、複数ビットのデジタル信号をアナログ信号に変換する回路及び当該アナログ信号を増幅する増幅回路を含むことを特徴とする請求項 2 記載の表示装置。

【請求項 5】 前記表示制御手段は、直列接続された 2 つの能動素子からなる増幅回路を含み、前記通常モードにおいては、アナログ信号の入力に応じて前記 2 つの能動素子に流れる電流によって前記多値の表示信号を前記表示部に出力し、前記スタンバイモードにおいては、いずれか一方の能動素子に流れる電流によって前記 2 値の表示信号を前記表示部に出力することを特徴とする請求項 1 記載の表示装置。

【請求項 6】 前記表示制御手段は、前記多値の表示信号を生成するための複数ビットのデジタル信号を生成する複数のデジタル回路を有し、前記スタンバイモードにおいては、前記複数ビットのうち特定の 1 ビットのデジタル信号を生成する 1 つのデジタル回路のみを活動状態にし、他のデジタル回路を非活動状態にすることを特徴とする請求項 1 ないし 5 のいずれか 1 つに記載の表示装置。

【請求項 7】 前記表示部は反射型の液晶表示部で構成され、前記表示制御手段は、この液晶表示部の駆動回路に前記表示信号を出力することを特徴とする請求項 1 ないし 6 のいずれか 1 つに記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、表示装置に関し、特に、液晶表示（LCD）パネルを有する表示装置に関する。

【0002】

【従来の技術】 透過型の LCD パネルを有する表示装置

においては、液晶層を封入する LCD パネルの裏側からその表示画面を照明するバックライトシステムが用いられている。ノート型パソコンや PDA（携帯通信機器）といった用途の透過型の LCD パネルでは、一定時間が経過してもキーボードやマウスその他の操作手段が操作がされない場合にはスタンバイモード（スリープモード）に遷移して、バックライトを消灯し、LCD パネルへの表示信号も遮断して消費電力の削減をしている。特に、バックライトの消費電力は大きいので、スタンバイモードに遷移することにより電力削減の効果は著しい。

【0003】

【発明が解決しようとする課題】 しかし反射型の LCD パネルにおいてはバックライトシステムを用いていないので、効果的な電力削減を図ることができなかった。一方、反射型の LCD が使われるのは、通信機能を具備した携帯電話等の携帯端末が多く、低消費電力が要求される用途である。ところが通信機能を具備した携帯端末においては、スタンバイモードであっても着信待機中である場合がほとんどであり、LCD パネルへの表示信号を遮断したのでは着信通知を表示することができず、LCD パネル以外に着信通知用の表示手段を設ける必要がある。また、通信機能を持たない携帯端末においても、現在時刻だけは表示させたい場合がある。このためバックライトを持たない反射型の LCD パネルを有する表示装置では、より以上の電力削減と必要最小限の表示という二律背反の課題を抱えている。

【0004】 本発明は、上記した点に鑑み、スタンバイモードにおけるより以上の電力削減を図ることができ、かつ必要最小限の表示をし得る表示装置を提供することを目的としている。

【0005】

【課題を解決するための手段】 上記目的を達成するために、本発明による表示装置は、表示部と、この表示部に出力する表示信号を生成する表示制御手段とを備え、電源から電力が供給されている状態において、通常モードとスタンバイモードの機能を具備する表示装置であって、前記表示制御手段は、前記通常モードにおいては階調を表示し得る多値の表示信号を生成し、前記スタンバイモードにおいては階調を表示しない 2 値の表示信号を生成することを特徴としている。

【0006】 このような表示制御手段を備えることによって、スタンバイモードにおいては、電力消費が大きい多値の表示信号の生成に代えて、電力消費が小さい 2 値の表示信号を生成して表示部に出力するので、より以上の電力削減を図ることができるとともに、着信通知や現在時刻等の必要最小限の表示をすることができる。

【0007】 上記態様の表示装置において、前記表示制御手段は、前記多値の表示信号を生成する第 1 の回路と前記 2 値の表示信号を生成する第 2 の回路とを有し、前記スタンバイモードにおいては、前記第 1 の回路への電

3

力の供給を停止し前記第2の回路によって生成された前記2値の表示信号を前記表示部に出力する。これにより、消費電力の大きい回路への電力供給を停止して消費電力の小さい回路で表示信号を生成するので、効果的に電力削減を図ることができ、かつ最小限の表示をし得る。

【0008】また、上記態様の表示装置において、前記第1の回路は、複数ビットのデジタル信号をアナログ信号に変換する回路を含む。これによりスタンバイモードにおいては消費電力の大きいこの回路を非活動状態することにより、大幅な電力削減を可能にする。

【0009】また、上記態様の表示装置において、前記第1の回路は、複数ビットのデジタル信号をアナログ信号に変換する回路及び当該アナログ信号を増幅する増幅回路を含む。これによりアナログ信号の増幅回路をも非活動状態することにより、さらに大幅な電力削減を可能にする。

【0010】また、上記態様の表示装置において、前記表示制御手段は、直列接続された2つの能動素子からなる増幅回路を含み、前記通常モードにおいては、アナログ信号の入力に応じて前記2つの能動素子に流れる電流によって前記多値の表示信号を前記表示部に出力し、前記スタンバイモードにおいては、いずれか一方の能動素子に流れる電流によって前記2値の表示信号を前記表示部に出力する。これにより多値の表示信号を生成する増幅回路を用いて、その回路の電力を削減した状態で2値の表示信号を生成するので、2値の表示信号を生成するために回路を追加する必要がない。

【0011】また、上記態様の表示装置において、前記表示制御手段は、前記多値の表示信号を生成するための複数ビットのデジタル信号を生成する複数のデジタル回路を有し、前記スタンバイモードにおいては、前記複数ビットのうち特定の1ビットのデジタル信号を生成する1つのデジタル回路のみを活動状態にし、他のデジタル回路を非活動状態にする。これにより、アナログ信号である多値の表示信号を生成する回路のみならず、デジタル信号を生成する回路においても消費電力を削減することができる。

【0012】また、上記態様の表示装置において、前記表示部は反射型の液晶表示部で構成され、前記表示制御手段は、この液晶表示部の駆動回路に前記表示信号を出力する。これにより、液晶表示部が多く用いられているノート型パソコンやPDAのバッテリーの消費電力を削減でき、ひいては装置の連続使用時間を長くすることができる。

【0013】

【発明の実施の形態】図1は、一実施例による反射型の液晶表示(LCD)パネルを用いた表示装置におけるシステムの一部を概略的に示している。

【0014】図1において、操作検出回路1、第1の回

4

路としてのデジタル回路2、第2の回路としてのアナログ回路3は、電源ライン4によって電源部5に接続され定電圧VCを供給されている。LCDパネル(表示部)6は、電源ライン7によって電源部5に接続され定電圧VDを供給されている。操作検出回路1は、この装置が連続して操作されない時間が所定時間を超えたときには、信号ライン8を介して、デジタル回路2とアナログ回路3とにローアクティヴのスタンバイ信号であるSTBYを入力してスタンバイモードに移移する。

【0015】デジタル回路2はC-MOSのICで構成され、表示信号を生成するためのデジタル信号を生成して、信号ライン9を介してアナログ回路3に入力する。アナログ回路3は、このデジタル信号に応じて表示信号を生成して信号ライン10を介してLCDパネル6の駆動回路に入力する。LCDパネル6は、液晶層を封入するガラス基板に形成された駆動回路であるTFT(薄膜トランジスタ)によって、画素電極を駆動して画像を表示する。

【0016】TFTは、水平表示方向に対応するゲートバスと垂直表示方向に対応するソースバスとからなるマトリックスの交差する位置に形成されたゲート、ソース及びドレイン、並びにソースとドレインとの間のチャンネルによって構成された薄膜トランジスタである。ソースバスに表示信号が入力された状態でゲートバスにパルス信号を入力することによって、チャンネルをオンにしてソースに入力された表示信号をドレインに接続されている画素電極に供給する。すなわち、上記アナログ回路3はソースドライバ回路を構成し、垂直表示方向における複数のソースラインごとに垂直走査時間の間隔で表示信号を生成してLCDパネル6に入力する。

【0017】図1に示したデジタル回路2及びアナログ回路3はソースバスに表示信号を入力する表示制御手段を構成し、図2はその具体的な回路を示している。

【0018】図2において、DAコンバータ回路301は、6ビットのデジタル信号をアナログ信号に変換する。DAコンバータ回路301の6つの入力には、最上位ビット(MSB)に対応する1つのバッファ回路201と5つのアンド回路202ないし206の出力がそれぞれ接続されている。バッファ回路201の入力と、アンド回路202ないし206におけるそれぞれ一方の入力には、アナログ信号を生成するための6ビットのデジタル信号が入力される。また、アンド回路202ないし206におけるそれぞれ他方の入力には、図1に示した操作検出回路1からのSTBYの信号ライン8が接続されている。この信号ライン8は、プルアップ抵抗207を介して電源ライン4に接続されている。

【0019】なお、DAコンバータ回路301には交流化信号POLの信号ライン11が接続されている。POLは液晶の駆動電圧をプラス又はマイナスに逆転させる働きをする。例えば、TFTのコモン電極が0ボルトの

5

ときはプラス書き込みモードとなり、白が0ボルト、黒が5ボルトになるようにDAコンバータ回路を制御し、コモン電極が5ボルトのときはマイナス書き込みモードとなり、白が5ボルト、黒が0ボルトになるようにDAコンバータ回路を制御する。

【0020】通常モードにおいてはSTBYはハイレベルであるので、アンド回路202ないし206はアクティブ状態（活動状態）となる。このためバッファ回路201及びアンド回路202ないし206に入力された6ビットのデジタル信号が出力され、DAコンバータ回路301に入力される。一方、スタンバイモードにおいてはSTBYはローレベルであるので、アンド回路202ないし206はインアクティブ状態（非活動状態）となる。このためアンド回路202ないし206に入力された5ビットのデジタル信号は出力されず、バッファ回路201に入力された1ビットのMSBのデジタル信号のみが出力される。

【0021】DAコンバータ回路301の出力は、アンプ回路302の入力に接続されている。DAコンバータ回路301の電源端子及びアンプ回路302の電源端子は、ともにアナログスイッチで構成されたスイッチ回路303を介して電源ライン4に接続されている。このスイッチ回路303の制御端子は、STBYの信号ライン8に接続されている。また、アンプ回路302の出力はスイッチ回路304を介して出力端子305に接続され、スイッチ回路304の制御端子は信号ライン8に接続されている。

【0022】このためSTBYがハイレベルの通常モードにおいては、スイッチ回路303はオン状態となり、DAコンバータ回路301及びアンプ回路302に電力が供給されて、バイアス電流が流れるアクティブ状態になる。したがってDAコンバータ回路301に入力された6ビットのデジタル信号がアナログ信号に変換されて、アンプ回路302によって電力増幅がなされ、階調を表示し得る多値の表示信号が出力端子305からLCDパネルのソースバスに入力される。

【0023】出力端子305は、スイッチ回路306を介して電源ライン4に接続され、スイッチ回路307を介してアースラインに接続されている。スイッチ回路306の制御端子にはアンド回路208の出力が接続され、スイッチ回路307の制御端子はアンド回路209の出力に接続されている。このアンド回路208及び209のそれぞれ一方の入力には、インバータ回路210によって反転されたSTBYの信号ライン12が接続されている。

【0024】このためSTBYがハイレベルの通常モードにおいては、アンド回路208及び209のそれぞれ一方の入力にはローレベルの信号が入力されるので、アンド回路208及び209の出力は他方の入力のレベルにかかわらずローレベルとなる。この結果、スイッチ回

6

路306及び307はオフ状態となる。したがって電源ライン4及びアースラインは出力端子305から切り離された状態になり、アンプ回路302から出力される表示信号に影響を与えることはない。

【0025】STBYがローレベルのスタンバイモードにおいては、スイッチ回路303はオフ状態となり、DAコンバータ回路301及びアンプ回路302には電力が供給されず、バイアス電流が流れないインアクティブ状態になる。また、スイッチ回路304もオフとなり、アンプ回路302の出力は出力端子305から切り離される。

【0026】さらにこのスタンバイモードにおいては、アンド回路208及び209のそれぞれ一方の入力には信号ライン12によりハイレベルの信号が与えられる。このためアンド回路208及び209はアクティブ状態となる。アンド回路208の他方の入力にはイクスクルーシヴ・オア回路211の出力が接続され、アンド回路209の他方の入力にはイクスクルーシヴ・オア回路212の出力が接続されている。

【0027】このイクスクルーシヴ・オア回路211及び212のそれぞれ一方の入力には、POLの信号ラインが接続されている。またバッファ回路201の出力がイクスクルーシヴ・オア回路211の他方の入力に接続されているとともに、インバータ回路213で反転された信号がイクスクルーシヴ・オア回路212の他方の入力に接続されている。

【0028】このためスタンバイモードにおいては、例えばPOLがローレベルに設定されているとすると、スイッチ回路306はバッファ回路201の出力である1ビットのMSBがハイレベルのときのみオンとなり、スイッチ回路307はMSBがローレベルのときのみオンとなる。したがって出力端子305からは、MSBのレベルに応じて2値の表示信号が出力端子305からLCDパネルのソースバスに入力される。

【0029】このようにスタンバイモードにおいては、多値の表示信号を生成する代わりに2値の表示信号を生成することによって、DAコンバータ回路301及びアンプ回路302への電力の供給を停止してインアクティブ状態とし、これらの回路における電力消費を削減する。特に、これらの回路において多値の表示信号を生成するためのバイアス電流は大きいので、消費電力の大きいこれらの回路をインアクティブ状態としてバイアス電流をゼロにすることにより、効果的な消費電力削減が可能となる。

【0030】ところで、一般にC-MOSのICにおいては、その消費電力 P_d は次式で表される。

$$【0031】P_d = C V f$$

【0032】この式において、Cは信号線等の負荷容量、Vは信号振幅（図1の場合には、略電圧VC）、fは0、1の繰り返し周波数（電圧変化率 dV/dt ）で

10

20

30

40

50

7

ある。負荷容量Cの値は信号線が多くなるほど大きくなる。例えば、カラー表示であるRGBの多値の表示信号を生成するためには、各色ごとに6ビットのデジタル信号を必要とするので、合計18本の信号線がデジタル回路の出力側とDAコンバータ回路の入力側とを接続する。

【0033】スタンバイモードにおいては、RGBにおける各6ビットのうちMSBの1ビットだけを用い、他の5ビットを0又は1に固定（インアクティブ状態）するので、18本の信号線のうち15本の信号線におけるfの値はゼロとなる。18本の信号線のそれぞれにおけるCの値及びVの値は略同一と考えると、サンプリングクロック等による消費電力を除けば、デジタル回路での消費電力を略6分の1に削減することも可能になる。

【0034】これによりアナログ信号を生成するADコンバータ回路301及びアンプ回路302のみならず、アンド回路202ないし206のデジタル回路においても、消費電力を削減することができる。

【0035】また本発明の他の実施例の構成では、DAコンバータ回路はスイッチ回路を介して電源ラインに接続されて、通常モードのときにアクティブ状態となり、スタンバイモードのときにインアクティブ状態となるが、アンプ回路は直接に電源ラインに接続されて常時アクティブ状態になっている。

【0036】図2におけるアンプ回路302等の一般的なオペアンプの等価回路においては、その出力段はPNP型のトランジスタとNPN型のトランジスタとがトータムポール接続された構成になっている。このため出力段を1ビットのデジタル信号により適正に制御することによって、図2に示したスイッチ回路306及び307を用いなくとも、スタンバイモードにおいて2値の表示信号を生成してLCDパネルのソースバスに入力することが可能である。これにより、2値の表示信号を生成するために図2のスイッチ回路306、307その他の回路を追加する必要がない。

【0037】なお、上記実施例では、液晶表示装置についての例を挙げたが、本発明は、必ずしも液晶表示装置

8

に適用されることに限定されない。例えば、プラズマ表示装置、エレクトロルミネセンス表示装置、その他の種類の表示装置にも本発明を適用可能である。

【0038】

【発明の効果】本発明によれば、通常モードにおいては階調を表示できる多値の表示信号を生成するが、スタンバイモードにおいては、電力消費が大きい多値の表示信号の生成に代えて、電力消費が小さい2値の表示信号を生成して表示部に出力するので、効果的な電力削減を図ることができる一方、着信通知や現在時刻等の必要最小限の表示を可能とする。

【図面の簡単な説明】

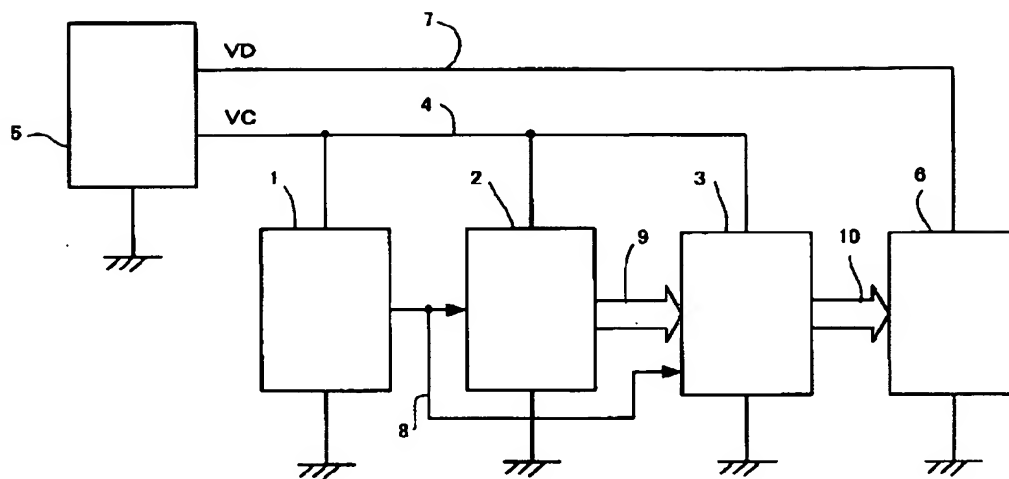
【図1】 本発明の一実施例による反射型のLCDパネルを用いた表示装置におけるシステムの一部を概略的に示したブロック図。

【図2】 図1のデジタル回路及びアナログ回路の具体的な回路図。

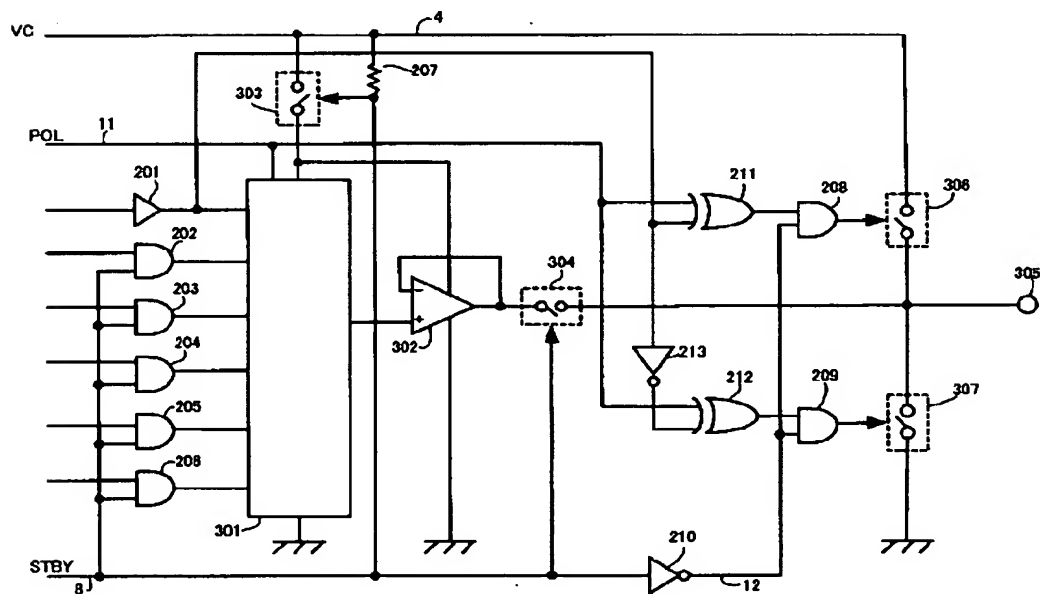
【符号の説明】

- 1…操作検出回路
- 2…デジタル回路
- 3…アナログ回路
- 4…電源ライン
- 5…電源部
- 6…LCDパネル
- 8…STBY信号ライン
- 11…交流化信号ライン
- 12…反転STBY信号ライン
- 201…バッファ回路
- 202～206、208、209…アンド回路
- 207…プルアップ抵抗
- 210、213…インバータ回路
- 211、212…イクスクルーシヴ・オア回路
- 301…DAコンバータ回路
- 302…アンプ回路
- 307…スイッチ回路
- 305…出力端子

【図1】



【図2】



フロントページの続き

(71)出願人 590000248
Groenewoudseweg 1,
5621 BA Eindhoven, The Netherlands

(72)発明者 安居 勝
兵庫県神戸市西区高塚台4丁目3番1 ホ
シデン・フィリップス・ディスプレイ株式
会社内

Fターム(参考) 2H093 NA16 NC03 NC13 NC22 NC23
NC24 NC34 NC59 ND06 ND39
5C006 AA22 AF51 AF61 AF68 AF82
BB16 BB28 BC12 BC16 BF25
BF26 BF27 BF31 BF42 EC08
FA47
5C080 AA05 AA06 AA10 BB05 CC03
DD26 FF11 JJ02